

BEST AVAILABLE COPY

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-198507

(P2002-198507A)

(43)公開日 平成14年7月12日 (2002.7.12)

(51)Int.Cl.
H 01 L 27/148
H 04 N 5/335

識別記号

F I
H 04 N 5/335
H 01 L 27/14

テマコード(参考)
F 4 M 1 1 8
U 5 C 0 2 4
B

審査請求 未請求 請求項の数6 OL (全5頁)

(21)出願番号 特願2000-394514(P2000-394514)

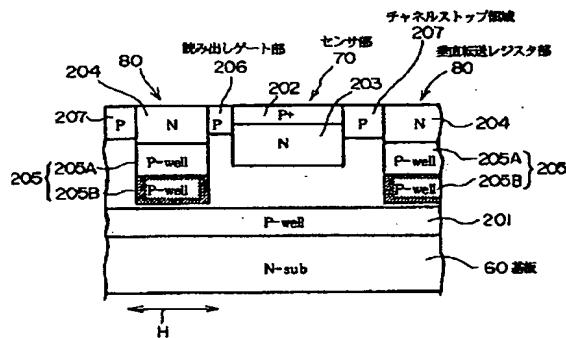
(22)出願日 平成12年12月26日 (2000.12.26)

(71)出願人 000002185
ソニー株式会社
東京都品川区北品川6丁目7番35号
(72)発明者 濱田 順一
鹿児島県国分市野口北5番1号 ソニー国
分株式会社内
(74)代理人 100089875
弁理士 野田 茂
Fターム(参考) 4M118 AA05 AB01 BA13 CA03 CA19
DA03 FA06 FA13 FA26
5C024 CX12 GX03 GY08 GZ01 JX21

(54)【発明の名称】 固体撮像素子

(57)【要約】

【課題】 撮像信号の水平方向の画素間に生じる混色を防止できる固体撮像素子を提供する。
【解決手段】 垂直転送レジスタ部80の下層のP-型ウエル領域205を半導体基板60の板厚方向に深い位置まで形成する。そして、このような深いP-型ウエル領域205によって、センサ部70の蓄積電荷が垂直転送レジスタ部80の下層のN領域を通って水平方向に移動するのを阻止する。これは、N型半導体基板60に、高エネルギーでボロンのイオン注入を行なうことにより、深いP-型ウエル領域205を形成したものである。このP-型ウエル領域205は、P-型ウエル層201の近傍位置まで達しており、垂直転送レジスタ部80の下層の電荷の水平方向の移動を阻止する。この結果、撮像信号の水平方向の画素間に生じる混色を防止できる。



【特許請求の範囲】

【請求項1】 マトリクス状に配置された画素センサ部の信号電荷を垂直転送レジスタ部及び水平転送レジスタ部によって転送し、撮像信号として出力する固体撮像素子において、

第1型半導体基板中に設けられ、前記画素センサ部に蓄積される信号電荷のオーバフローバリアを構成する第2型半導体ウエル層と、

前記第1型半導体基板の上層に設けられ、前記画素センサ部を構成する第2型半導体受光領域、及び第1型半導体電荷蓄積領域と、

前記第1型半導体基板の上層に前記画素センサ部に垂直転送方向に沿って設けられ、前記垂直転送レジスタ部を構成する第1型半導体転送領域、及び第2型半導体ウエル領域と、

前記第1型半導体基板の画素センサ部と垂直転送レジスタ部との間に設けられ、信号電荷の読み出しゲートを構成する第2型半導体領域とを有し、

前記第2型半導体ウエル領域を第1型半導体基板の板厚方向に深く形成したことにより、

前記オーバフローバリアの上層側近傍部において前記垂直転送レジスタ部のエネルギーボテンシャルが前記画素センサ部のエネルギーボテンシャルよりも大きくなるようにした、

ことを特徴とする固体撮像素子。

【請求項2】 前記第1型半導体はN型半導体であり、前記第2型半導体はP型半導体であることを特徴とする請求項1記載の固体撮像素子。

【請求項3】 前記第2型半導体ウエル領域のための不純物を前記第1型半導体基板の板厚方向に深い位置に添加することにより、前記第2型半導体ウエル領域を形成したことを特徴とする請求項2記載の固体撮像素子。

【請求項4】 前記不純物はイオン注入によって添加することを特徴とする請求項3記載の固体撮像素子。

【請求項5】 前記不純物はボロンであり、高エネルギーのボロンイオンを注入することにより、P型半導体ウエル領域を深く形成したことを特徴とする請求項4記載の固体撮像素子。

【請求項6】 前記第2型半導体ウエル領域が前記第2型半導体ウエル層の近傍部まで達していることを特徴とする請求項1記載の固体撮像素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、マトリクス状に配置された画素センサ部の信号電荷を垂直転送レジスタ部と水平転送レジスタ部によって転送し、撮像信号として出力する固体撮像素子に関し、特に撮像信号の水平方向の画素間に生じる混色を防止する技術に関する。

【0002】

【従来の技術】 図3は、固体撮像素子のセンサ部と転送

10

20

30

40

50

レジスタの配置を説明するための概略平面図である。このCCD固体撮像素子は、半導体基板10上に、それぞれ撮像画素を構成する複数のセンサ部20をマトリクス状に配列するとともに、各センサ部20の垂直方向の配列に沿って複数の垂直(V)転送レジスタ部30を設け、さらに、各垂直レジスタ部30の一方の端部の外側に水平(H)転送レジスタ部40を設けたものである。各センサ部20は、例えばフォトダイオードの構成を有しており、受光面から入射した光をその光量に応じた信号電荷に変換する。垂直転送レジスタ部30では、このセンサ部20に蓄積された信号電荷を後述する読み出しゲート部を通して取り込んで垂直方向に転送し、水平転送レジスタ部40では、垂直転送レジスタ部30からの信号電荷を水平方向に転送し、画像信号として出力部50より出力する。

【0003】 図4は、図3に示す固体撮像素子の内部構造を示す部分断面図である。この図4において、N型の半導体基板10の深部には、全面にP型のウエル層101が形成されており、このP型ウエル層101によって半導体基板10の深部に信号電荷の漏洩を阻止するためのポテンシャルバリアによるオーバフローバリア(OFB)が形成される。このオーバフローバリアによって各センサ部20に一定量の信号電荷が蓄積され、さらに信号電荷の蓄積量が一定値以上になると、このオーバフローバリアを超えて基板10側に排出される。

【0004】 また、センサ部20は、基板10の表面に設けられた高濃度のP+型領域102よりなる受光部と、その下層に設けられたN型領域103よりなる電荷蓄積部とからフォトダイオードを構成したものである。また、垂直転送レジスタ部30は、基板10の表面に設けられたN型領域104と、その下層に設けられたP型ウエル領域105とから構成されている。また、センサ部20と垂直転送レジスタ部30との間には、P型領域106からなる読み出しゲート部が設けられており、垂直転送レジスタ部30及びセンサ部20の外側には、P型領域107からなるチャネルストップ領域が設けられている。

【0005】 図5は、このような従来の固体撮像素子におけるエネルギーボテンシャル構造を示す説明図である。この図5において、横軸は半導体基板10の深さを示し、縦軸はボテンシャルを示している。また、曲線A2はセンサ部20のボテンシャル曲線を示し、曲線B2は垂直転送レジスタ部30のボテンシャル曲線を示している。図示のように、センサ部20と垂直転送レジスタ部30のボテンシャル曲線A2、B2は、いずれもオーバフローバリア(OFB)の位置で高くなり、信号電荷の漏洩を阻止する構成となっている。

【0006】

【発明が解決しようとする課題】 しかしながら、上述した従来の固体撮像素子において、大光量を受光した場

合、図5に示すように、オーバフローバリア(OFB)の上層側近傍部(図中bで示す領域)において、センサ部20と垂直転送レジスタ部30のポテンシャル曲線A2、B2がほぼ一致しているため、センサ部20内の電荷が垂直転送レジスタ部30の下層を通り、水平転送方向に隣接するセンサ部に移動する現象が生じることになる。すなわち、これは水平転送方向への電荷の移動となり、撮像信号の水平方向の画素間に混色が生じるという問題が生じる。

【0007】そこで本発明の目的は、撮像信号の水平方向の画素間に生じる混色を防止できる固体撮像素子を提供することにある。

【0008】

【課題を解決するための手段】本発明は前記目的を達成するため、マトリクス状に配置された画素センサ部の信号電荷を垂直転送レジスタ部及び水平転送レジスタ部によって転送し、撮像信号として出力する固体撮像素子において、第1型半導体基板中に設けられ、前記画素センサ部に蓄積される信号電荷のオーバフローバリアを構成する第2型半導体ウエル層と、前記第1型半導体基板の上層に設けられ、前記画素センサ部を構成する第2型半導体受光領域、及び第1型半導体電荷蓄積領域と、前記第1型半導体基板の上層に前記画素センサ部に垂直転送方向に沿って設けられ、前記垂直転送レジスタ部を構成する第1型半導体転送領域、及び第2型半導体ウエル領域と、前記第1型半導体基板の画素センサ部と垂直転送レジスタ部との間間に設けられ、信号電荷の読み出しゲートを構成する第2型半導体領域とを有し、前記第2型半導体ウエル領域を第1型半導体基板の板厚方向に深く形成したことにより、前記オーバフローバリアの上層側近傍部において前記垂直転送レジスタ部のエネルギーボテンシャルが前記画素センサ部のエネルギーボテンシャルよりも大きくなるようにしたことを特徴とする。

【0009】本発明の固体撮像素子では、オーバフローバリアの上層側近傍部において前記垂直転送レジスタ部のエネルギーボテンシャルが画素センサ部のエネルギーボテンシャルよりも大きくなるようにしたから、画素センサ部の蓄積電荷が大きくなつた場合でも、この蓄積電荷が垂直転送レジスタ部の下層で水平方向に隣接する画素センサ部に移動することを阻止することができる。したがって、このような電荷の水平方向の移動を阻止でき、撮像信号の水平方向の画素間に生じる混色を防止することが可能となる。

【0010】

【発明の実施の形態】以下、本発明による固体撮像素子の実施の形態について説明する。図1は、本発明の実施の形態による固体撮像素子の内部構造を示す部分断面図である。なお、本形態における固体撮像素子の全体構成としては、例えば図3に示すものと同様であるものとする。図1において、N-型の半導体基板60の深部に

は、全面にP-型のウエル層201が形成されており、このP-型ウエル層201によって半導体基板60の深部に信号電荷の漏洩を阻止するためのポテンシャルバリアによるオーバフローバリア(OFB)が形成される。このオーバフローバリアによって各センサ部70に一定量の信号電荷が蓄積され、さらに信号電荷の蓄積量が一定値以上になると、このオーバフローバリアを超えて基板60側に排出される。

【0011】また、センサ部70は、基板60の表面に設けられた高濃度のP+型領域202よりなる受光部と、その下層に設けられたN型領域203よりなる電荷蓄積部とからフォトダイオードを構成したものである。また、垂直転送レジスタ部80は、基板60の表面に設けられたN型領域204と、その下層に設けられたP-型ウエル領域205とから構成されている。また、センサ部70と垂直転送レジスタ部80との間には、P型領域206からなる読み出しゲート部が設けられており、垂直転送レジスタ部80及びセンサ部70の外側には、P型領域207からなるチャネルストップ領域が設けられている。

【0012】そして、本例の固体撮像素子では、上述した垂直転送レジスタ部80の下層のP-型ウエル領域205が図4に示す従来例のP-型ウエル領域105に比べて、半導体基板60の板厚方向に、より深い位置まで形成されている。すなわち、本例では、このような深いP-型ウエル領域205によって、センサ部70の蓄積電荷が垂直転送レジスタ部80の下層のN領域を通って水平方向(図中矢線H方向)に移動するのを阻止する構造となっている。このようなP-型ウエル領域205は、N-型半導体基板60に例えばボロンのイオン注入を行ない、熱拡散を行なうことによって形成されるものである。そして、本例では、従来と同様のイオン注入によって従来の同様のN型領域204とP-型ウエル領域205の浅い部分205Aを形成した後、高エネルギーでボロンのイオン注入を行なうことにより、P-型ウエル領域205の深い部分205Bを形成するようしている。このP-型ウエル領域205の深い部分205Bは、P-型ウエル層201の近傍位置まで達しており、垂直転送レジスタ部80の下層の電荷の水平方向(図中矢線H方向)の移動を阻止するものである。

【0013】図2は、本例の固体撮像素子におけるエネルギーボテンシャル構造を示す説明図である。この図2において、横軸は半導体基板60の深さを示し、縦軸はポテンシャルを示している。また、曲線A1はセンサ部70のポテンシャル曲線を示し、曲線B1は垂直転送レジスタ部80のポテンシャル曲線を示している。図示のように、センサ部70と垂直転送レジスタ部80のポテンシャル曲線A1、B1は、いずれもオーバフローバリア(OFB)の位置で高くなり、信号電荷の漏洩を阻止する構成となっている。また、垂直転送レジスタ部80の

5

ボテンシャル曲線B1は、上述のようにP-型ウエル領域205を深い位置まで形成したことにより、オーバフローバリア(OFB)の上層側近傍位置(図中aで示す領域)において、センサ部70のボテンシャル曲線A1より高く位置している。

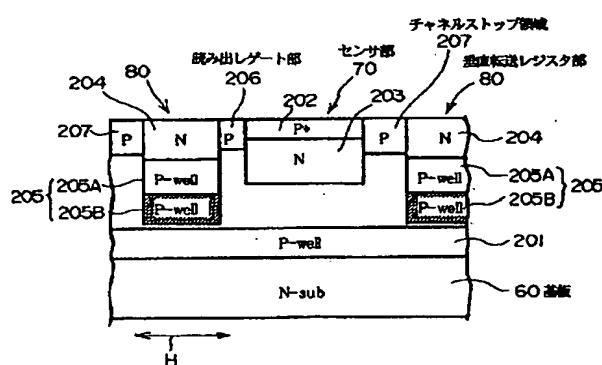
【0014】これにより、センサ部70の受光量が大きくなつた場合でも、センサ部70内の電荷が垂直転送レジスタ部80の下層を通つて水平転送方向に隣接するセンサ部に移動する現象を阻止できる。したがつて、このような水平転送方向への電荷の移動を阻止することにより、撮像信号の水平方向の画素間に混色が生じるという問題を防止することが可能となる。

【0015】なお、以上の例では、P-型ウエル領域205をボロンのイオン注入によって形成するようにしたが、他の不純物添加法によってP-型ウエル領域を形成する場合についても、同様に本発明を適用し得るものである。

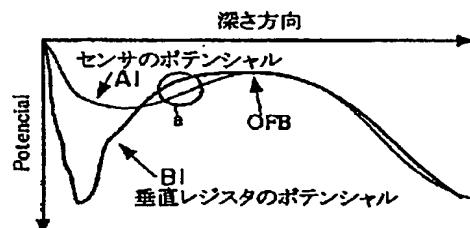
(00161)

【発明の効果】以上説明したように本発明の固体撮像素子では、第1型半導体基板中に設けられ、画素センサ部に蓄積される信号電荷のオーバフローバリアを構成する第2型半導体ウエル層と、第1型半導体基板の上層に設けられ、画素センサ部を構成する第2型半導体受光領域、及び第1型半導体電荷蓄積領域と、第1型半導体基板の上層に画素センサ部に垂直転送方向に沿って設けられ、垂直転送レジスタ部を構成する第1型半導体転送領域、及び第2型半導体ウエル領域と、第1型半導体基板の画素センサ部と垂直転送レジスタ部との中间に設けられ、信号電荷の読み出しゲートを構成する第2型半導体領域とを有し、第2型半導体ウエル領域を第1型半導体*

[圖 1]



[図2]

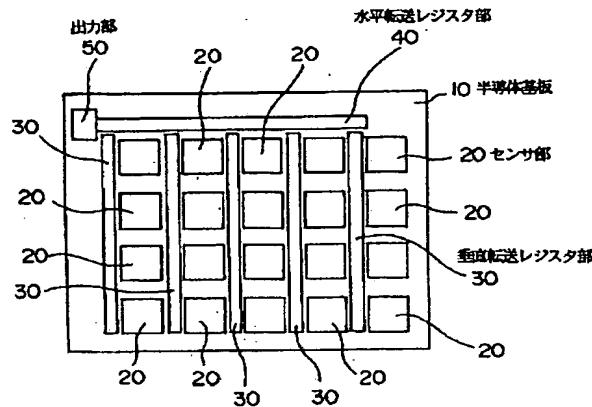


BEST AVAILABLE COPY

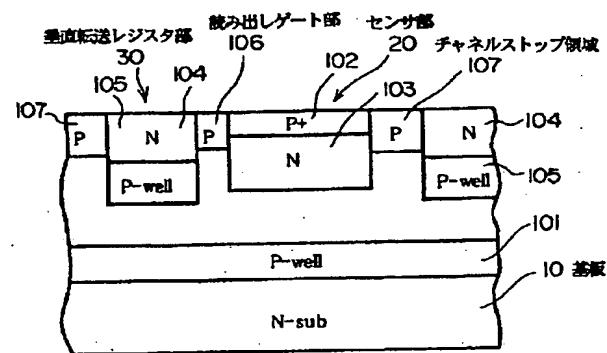
(5)

特開2002-198507

【図3】



【図4】



【図5】

